# مدلاتور پلاسمونیکی ترکیبی الکتروجذبی Al/p-Si سازگار با CMOS

رضا کوهستانیان[۱و۲]، سیده مهری حمیدی[۱]، آرش یزدان‌پناه گوهرریزی[۲]

[۱]آزمایشگاه مگنتوپلاسمونیک، پژوهشکده لیزر و پلاسما، دانشگاه شهید بهشتی، تهران

[۲]دانشکده مهندسی برق، دانشگاه شهید بهشتی، تهران

**چکیده: هدف این تحقیق طراحی مدولاتور مینیاتوری پلاسمونیکی ترکیبی *Al/P-Si* سازگار با *CMOS* با کاهش توان مصرفی در طول موج ۱۵۵۰ نانومتر است. بر این اساس، مدولاتور *n-p-n* با افزایش ناخالصی نیمه هادی سیلکن و به کمک روش تفاضل محدود در حوزه زمان، با ابعاد یک میکرومتر شبیه سازی شده است. با افزایش ناخالصی نیمه هادی سیلکون و با استفاده از خواص فلزی ایجاد شده در آن، مدهای پلاسمونیکی پشتیبانی شده و عملیات مدولاسیون صورت می‌پذیرد. نتایج حاصل از شبیه سازی بیانگر ضریب خاموشی ۷/۷۴ دسی بل و تلفات الحاقی ۲/۴۲ دسی بل و ولتاژ کاری بین صفر تا ۲/۳ ولت است که می تواند در راستای طراحی مدولاتورهای کم توان و مینیاتوری مفید باشد.**

کلید واژه: مدولاتور، پلاسمونیک، نرخ خاموشی، تلفات الحاقی

# Hybrid Plasmonic Electro-Absorption Al/P-Si compatible with CMOS

Reza Kouhestanian[1,2], Seyedeh Mehri Hamidi [1], and Arash Yazdanpanah Goharrizi[2]

[1] Magnetoplasmonic Lab, Laser and Plasma Institute, Shahid Beheshti University, Tehran

[2] Department of Electrical Engineering, Shahid Beheshti University, Tehran

Abstract: The purpose of this research is to design a miniature hybrid plasmonic Al/p-Si compatible with CMOS with reduction power consumption at telecommunication wavelength 1550 nm. For this aim, n-p-n modulator with highly doped silicon was simulated by employing the finite difference time domain method. Using the metallic properties of silicon created by increasing the concentration of dopants, the plasmonic modes are supported and modulation operation is performed. According to the simulation results of this work, the extinction ratio and insertion loss are obtained as 7.74dB and 2.42dB respectively, furthermore the operation voltage is chosen between 0 to 2.3 Volts. Therefore, the proposed structure can be useful for designing the miniature and low consumption power modulators.

Keywords: Modulator, Plasmonics, Extinction ratio, Insertion loss



این مقاله در صورتی دارای اعتبار است که در سایت www.opsi.ir قابل دسترسی باشد

[ Downloaded from opsi.ir on 2026-11-01 ]

## ۱- مقدمه

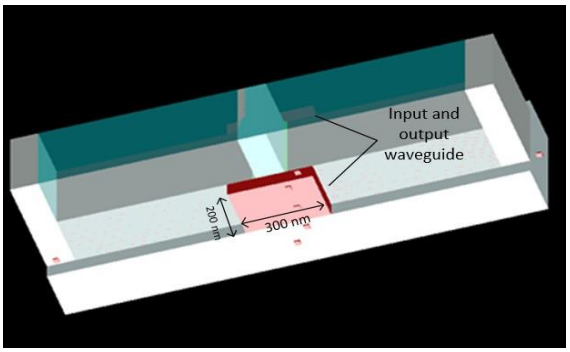
در سال های گذشته صنایع نیمه‌هادی شروع به کوچک سازی ابعاد ترانزیستورها در راستای افزایش فرکانس عملیاتی نموده‌اند. طبق قانون مور[۱] تعداد ترانزیستورها بر روی یک تراشه یکسان با قیمت ثابت هر دوسال بایستی دو برابر گردد[۱]. چالش‌های موجود در سر راه کاهش ابعاد افزاره‌های الکترونیکی، کاهش فرکانس عملیاتی این ادوات را در پی دارد. در این راستا، راه‌حل‌هایی برای افزایش فرکانس عملیاتی پیشنهاد شده است که یکی از آنها استفاده از فتونیک بر پایه سیلیکون است. متاسفانه کوچک‌سازی این قطعات فتونیکی به دلیل حد پراش[۲] محدود است. بنابراین مجتمع سازی این قطعات با مدارات الکترونیک مدرن به دلیل عدم تطابق اندازه سخت است. برای حل این مشکل از علم پلاسمونیک بهره می‌گیرند که در آن مدهای پلاسمونیکی می‌توانند بر این حد پراش فایق آیند. مجموعه‌ای از ادوات پلاسمونیکی فعال از قبیل موجبرها، منبع‌ها، آشکارسازها و ... در طول دهه‌های اخیر پیشنهاد شده‌اند[۲]. در این مقاله یکی از ادوات پلاسمونیکی به نام مدولاتورکه وظیفه سوارکردن اطلاعات بر روی نور را بر عهده دارد مورد بررسی قرار می‌گیرد.

## ۲- ساختار ارائه شده

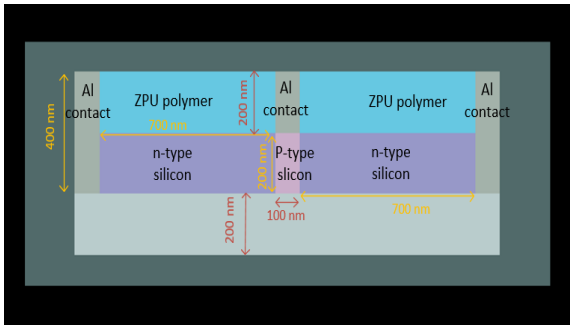
ساختار ارائه شده در اینجا یک مدلاتور پلاسمونیکی ترکیبی Al/p-Si سازگار با سی ماس[۳] است که در طول موج ۱۵۵۰ نانومتر کار می‌کند. این ساختار که از الکترودهای Al و موجبر n-p-n بر پایه سیلیکون تشکیل شده است، در این تحقیق مورد مطالعه و شبیه‌سازی توسط نرم افزار لومریکال قرار می‌گیرد. در این ساختار نوار p-Si به عنوان لایه نزدیک به فلز با ثابت دی الکتریک نزدیک به صفر[۴] [۳] عمل می‌کند.

### ۲-۱- طراحی مدولاتور:

ساختار مدولاتور در نماهای دو و سه بعدی در شکل‌های ۱ و ۲ نمایش داده شده است.




شکل ۱: نمای سه بعدی از ساختار ارائه شده




شکل ۲: نمای دوبعدی از سطح مقطع برش داده شده از روبه روی مدولاتور

همانطور که در شکل ۱و۲ نمایش داده شده است الکترودهای آلومینیومی در بالای ناحیه سیلیکون با ناخالصی P با ابعاد $width \times height = 100 \times 200\ nm^2$ و در مجاورت سیلیکون‌های با ناخالصی نوع n با ابعاد $width \times height = 100 \times 400\ nm^2$ قرار گرفته‌اند. لایه بالای ناخالصی‌های نوع n از نوع پلیمر ZPU-44 است، ضریب شکست پلیمر، Si، $SiO_2$ و آلومینیوم در طول موج ۱/۵۵ میکرومتر به ترتیب ۱/۴۴، ۱/۴۴۶، ۳/۴۸ و $1.514 + 15.234i$ می‌باشد.

یک مد پایه TE در موجبر سیلیکونی با ابعاد $width \times height = 300 \times 200\ nm^2$ شروع به انتشار می‌نماید، نور عبوری از این موجبر باعث تحریک مدهای پلاسمونیک از طریق جفت شوندگی صورت به صورت[۵] به موجبر ترکیبی پلاسمونیکی می‌شود. پیوند n-p-n شامل ناحیه P با ابعاد $width \times height = 100 \times 200\ nm^2$ و

---

Moore's law

Diffraction limit

Complementary metal-oxide semiconductor (CMOS)

$\varepsilon$ - Near – zero (ENZ)

Face to face



این مقاله در صورتی دارای اعتبار است که در سایت www.opsi.ir قابل دسترسی باشد

[ Downloaded from opsi.ir on 2026-11-01 ]

ناخالصی بالای $1\times10^{21}cm^{-3}$ است. این ناحیه به عنوان هسته بین نواحی سیلیکونی با ناخالصی نوع n که دارای ابعاد $width\times height=700\times200\ nm^2$ با ناخالصی $1\times10^{15}cm^{-3}$ می‌باشد قرار گرفته است. کل ناحیه سیلیکون بر روی لایه $SiO_2$ با ابعاد $width\times height=1500\times200\ nm^2$ قرار گرفته است. توزیع و ضریب‌شکست مؤثر مدهای پلاسمون پلاریتون سطحی[۱] با تغییر ثابت دی الکتریک سیلیکون با به کار بردن ناخالصی نوع n و p تغییر می‌کند[۴] که این اثر اساس کار مدولاتور ارائه شده را تشکیل می‌دهد. بعد از عمل مدولاسیون، در موجبر خروجی مدهای پلاسمون پلاریتون سطحی به مدهای نوری تبدیل می‌گردند.

## ۲-۲- تئوری آنالیزهای انجام گرفته

عمل مدولاتورهای الکتروجذبی بر پایه سیلیکون معمولاً بر اثر پاشندگی پلاسمای بارهای آزاد[۲] می‌باشد. که این روش معمول‌ترین روش برای تغییر دادن ضریب شکست در نیمه هادی‌ها است. روابط ۱ و ۲ تغییرات ضریب شکست $\Delta n$ و ضریب جذب $\Delta\alpha$ را با تغییرات غلظت الکترون و حفره ($\Delta N_h$ و $\Delta N_e$) بیان می‌کند:

$$\Delta n=-(e^2\lambda^2/8\pi^2c^2\varepsilon_0 n)[\Delta N_e/m_{ce}^*+\Delta N_h/m_{ch}^*] \qquad (۱)$$

$$\Delta\alpha=-(e^3\lambda^2/4\pi^2c^3\varepsilon_0 n)[\Delta N_e/m_{ce}^{*2}\mu_e+\Delta N_h/m_{ch}^{*2}\mu_h] \qquad (۲)$$

که در آن e بار الکترون، $\varepsilon_0$ ثابت دی الکتریک در خلأ، n ضریب شکست سیلیکون بدون ناخالصی ، $m_{ce}^*$ جرم مؤثر الکترون و $m_{ch}^*$ جرم مؤثر حفره، $\mu_e$ موبیلیتی الکترون و $\mu_h$ موبیلیتی حفره می‌باشد.

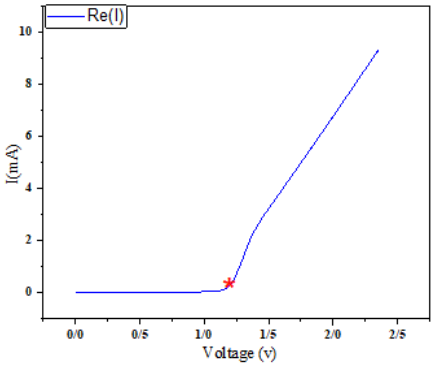
روابط ۱ و ۲ فقط برای شرایطی که ناخالصی اضافه شده به سیلیکون کم باشد صادق است. زمانی که چگالی حامل‌ها در سیلیکون بالا باشد (بزرگتر از $10^{18}cm^{-3}$) قسمت حقیقی ثابت دی الکتریک سیلیکون منفی می‌گردد. در نتیجه محاسبه ضریب شکست سیلیکون( که در آن $\tilde{\varepsilon}=\varepsilon_1-i\,\varepsilon_2$ ثابت دی الکتریک می‌باشد) از رابطه ۳ تبعیت می‌کند:

$$\tilde{n}^2=\tilde{\varepsilon}=\varepsilon_{Si}-\frac{\omega_p^2}{\omega(\omega+i\Gamma)} \qquad (۳)$$

$\varepsilon_{Si}=(3.415)^2$ ثابت دی الکتریک سیلیکون بدون ناخالصی می‌باشد، $\Gamma=1/\tau$ نرخ پراکندگی حامل‌ها و $\omega_p^2=N_c e^2/\varepsilon_0 m^*$ فرکانس زاویه‌ای پلاسما می‌باشد. دراین رابطه $N_c$ چگالی حامل، e بار الکترون، $\varepsilon_0$ ثابت دی الکتریک خلأ و $m^*$ جرم مؤثر حامل با مقدار $0.26m_0$ می‌باشند، که $m_0$ جرم الکترون آزاد است. همچنین قابلیت حرکت الکترون $\mu$ با زمان واهلش[۳] $\tau$ از طریق رابطه $\mu=|e|\tau/m^*$ با هم مرتبط می‌باشند.

## ۳-۲- مشخصه های الکتریکی و نوری

شبیه‌سازی بخش الکتریکی توسط نرم افزار Device از خانواده لومریکال انجام شده است. شکل۳ مشخصه ولتاژ- جریان را برای پیوند n-p-n نمایش می‌دهد که بیانگر افزایش جریان در ولتاژ ۱/۲ ولت است.




شکل ۳: مشخصه ولتاژ- جریان برای پیوند n-p-n

تلفات الحاقی[۴] بدست آمده برای این ساختار با جاروب کردن ولتاژ از صفر تا ۲/۴ ولت مقدار ۲/۴۲ دسی بل بدست آمد که از رابطه ۴ تبعیت می کند:

$$IL=10\log\left(\frac{I_{max}}{I_0}\right) \qquad (۴)$$

$I_{max}$ و $I_0$ مقدار شدت نور خروجی ماکزیمم عبوری در مدولاتور و شدت نور منبع ورودی می‌باشند. همچنین مقدار نرخ خاموشی[۵] برای این ساختار ۷/۷۴ دسی بل بدست آمده است که از فرمول زیر تبعیت می‌کند.

$$ER=10\log\left(\frac{I_{max}}{I_{min}}\right) \qquad (۵)$$

---

[۱] Surface plasmon polariton (spp)

[۲] Free carrier plasma dispersion effect

[۳] Relaxation time

[۴] Insertion loss

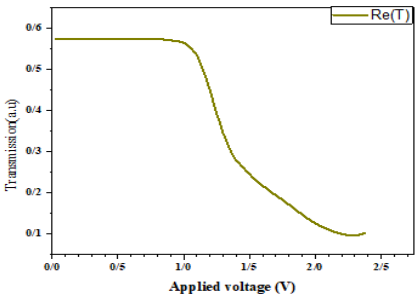
[۵] Extinction ratio



این مقاله در صورتی دارای اعتبار است که در سایت www.opsi.ir قابل دسترسی باشد

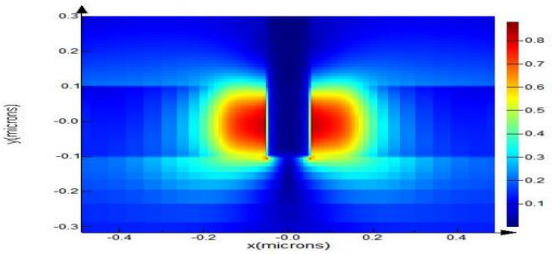
[ Downloaded from opsi.ir on 2026-11-01 ]

$I_{min}$ شدت نور خروجی مینیمم است که در ولتاژ ۲/۳ ولت اتفاق می‌افتد (شکل ٤).

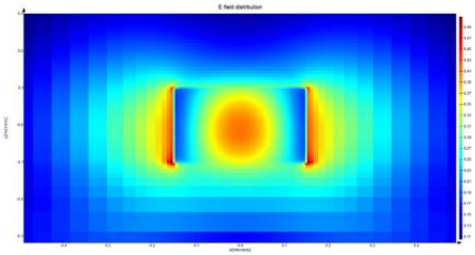



شکل ۴: نمودار عبور نور از مدولاتور از ولتاژ صفر تا ۲/۴ ولت.

جهت اثبات تشکیل مدهای پلاسمونیک در نمونه، توزیع میدان الکتریکی در داخل مدولاتور و همچنین خروجی آن به ترتیب در شکل‌های ۵ و ۶ در ولتاژ صفر ولت ثبت شده است.



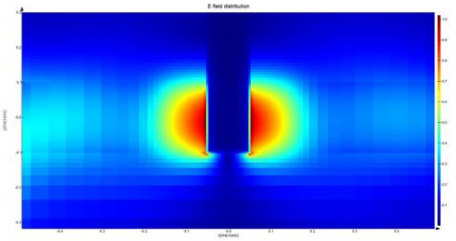

شکل ۵: توزیع میدان الکتریکی در داخل مدولاتور که نشان دهنده جفت شدن نور به داخل مدولاتور و تشکیل پلاسمون سطحی است.



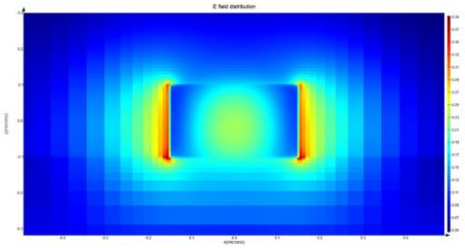
شکل ۶: توزیع میدان الکتریکی در خروجی مدولاتور در ولتاژ اعمالی صفر ولت.

از سوی دیگر، توزیع میدان الکتریکی در داخل مدولاتور و همچنین خروجی آن به ترتیب در شکل‌های ۷ و ۸ در ولتاژ ۲/۳ ولت نشان داده شده است.

بالا بودن ناخالصی ناحیه p باعث ایجاد خاصیت فلزی در این ناحیه شده، درنتیجه با جفت شدن نور بین این ناحیه و ناحیه n امواج پلاسمون سطحی تشکیل می‌گردد که در امتداد ناحیه فعال مدولاتور انتشار می‌یابد. با اعمال ولتاژ به مدولاتور، حفره‌ها به ناحیه n نفوذ کرده و باعث تغییر ضریب شکست در نواحی n و p می‌شوند. این عمل بر روی مدهای پلاسمون سطحی تاثیر گذاشته و باعث کاهش شدت نور در خروجی مدولاتور می‌شود. طی این عملیات عمل مدولاسیون نور انجام می‌گیرد.



شکل ۷: پلاسمون تشکیل شده در داخل مدولاتور در ولتاژ اعمالی ۲/۳ ولت



شکل ۸: توزیع میدان الکتریکی در خروجی مدولاتور با ولتاژ اعمالی ۲/۳ ولت

## نتیجه‌گیری

در این مقاله با استفاده از تشکیل مدهای پلاسمون سطحی توانستیم مدولاتوری سازگار با سی‌ماس طراحی کنیم. با توجه به نتایج شبیه‌سازی برای پارامترهای کلیدی مدولاتور که شامل نرخ خاموشی، تلفات الحاقی و جایگیری قطعه می‌باشند، به ترتیب مقادیر ۷/۷۴ دسی‌بل، ۲/۴۲ دسی‌بل و حدود یک میکرومتر حاصل شد.

## مراجع


[۱] G. E. Moore, "Cramming More Components Onto Integrated Circuits, Electronics,(38) 8," ed: April, 1965.

[۲] D. K. Gramotnev and S. I. Bozhevolnyi, "Plasmonics beyond the diffraction limit," *Nature photonics*, vol. 4, pp. 83-91, 2010.

[۳] Z. Lu, W. Zhao ,and K. Shi, "Ultracompact Electroabsorption Modulators Based on Tunable Epsilon-Near-Zero-Slot Waveguides," *IEEE Photon. J.*, 2012.

[۴] Z. Qi, G. Hu, L. Li, B. Yun, R. Zhang, and Y. Cui, "Design and Analysis of a Compact SOI-Based Aluminum/Highly Doped p-Type Silicon Hybrid Plasmonic Modulator," *IEEE Photonics Journal*, vol. 8, pp. 1-11, 2016.




این مقاله در صورتی دارای اعتبار است که در سایت www.opsi.ir قابل دسترسی باشد

[ Downloaded from opsi.ir on 2026-11-01 ]